

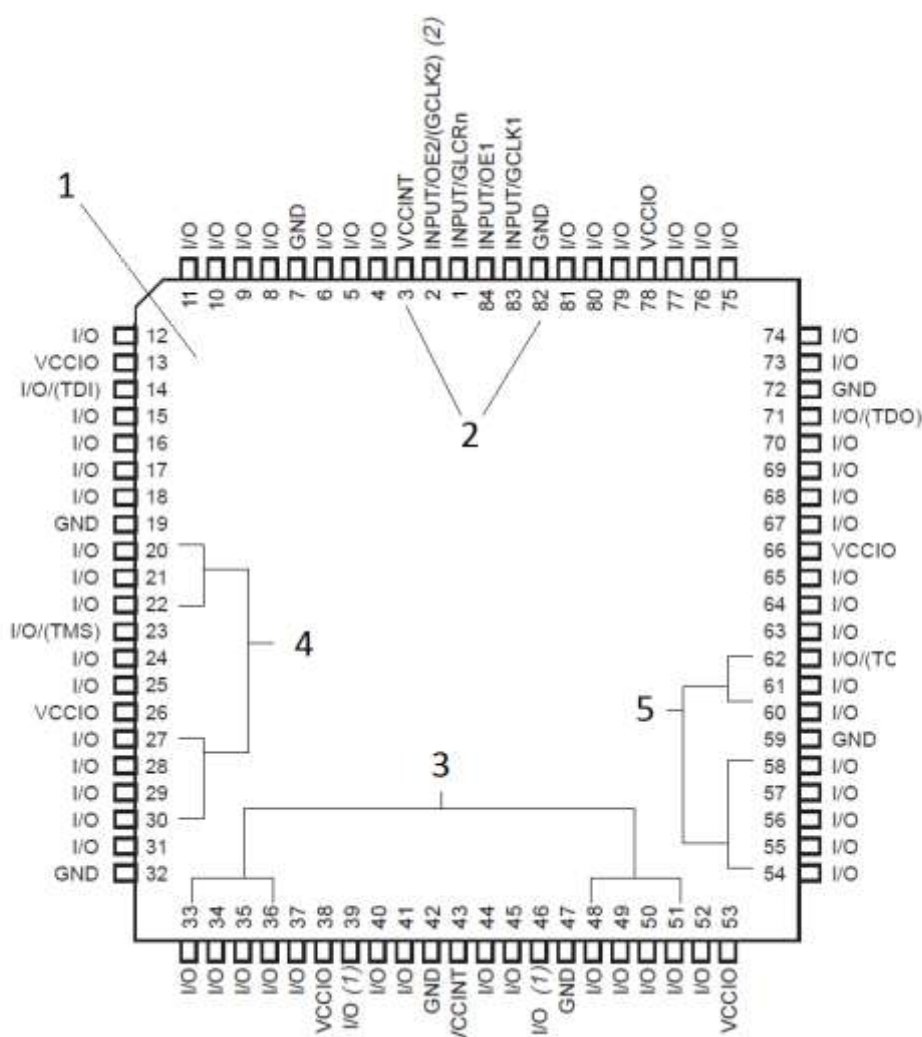
DISPOSITIVO CONTROLADOR PARA CONSISTENTE MICRO ESTRUTURADO EM UNICO CHIP

CARTA PATENTE Nº BR 102017021653-5

Titular: Instituto Superior de Educação Santa Cecília ISESC, Mantenedor da Universidade Santa Cecília- UNISANTA

Endereço: Rua Oswaldo Cruz, 266, Santos, SP, Brasil (BR), 11045-907

Inventores: CLÁUDIO LUÍS MAGALHÃES FERNANDES; LEONARDO DO ESPÍRITO SANTO; RODRIGO SILVÉRIO DA SILVEIRA e JOÃO INÁCIO DA SILVA FILHO.



RESUMO

TÍTULO – DISPOSITIVO CONTROLADOR PARACONSISTENTE MICRO ESTRUTURADO EM UNICO CHIP

A presente patente de invenção, Dispositivo Controlador Paraconsistente Micro Estruturado em único Chip, refere-se a um Circuito Integrado (CI) construído na plataforma para projetos de Dispositivo Lógico Complexo Programável (CPLD *Complex Programmable Logic Device*) e programado em Linguagem de descrição de *hardware* (VHDL *Very High Speed Integrated Circuit Hardware Description Language*) para efetuar controle lógico de sinais de informação com base em uma lógica não-clássica, denominada de Lógica Paraconsistente. O dispositivo foi estruturado para apresentar resultados utilizando uma forma estendida da Lógica Paraconsistente denominada de Lógica Paraconsistente Anotada com anotação de dois valores (LPA2v). Em seu funcionamento o Chip recebe dois valores de entradas com amplitudes que variam entre 0 e 5 Volts CC denominados Graus de Evidência favorável e Grau de Evidência desfavorável e efetua os respectivos cálculos matemáticos pertencentes a um algoritmo da LPA2v. O Dispositivo Controlador Paraconsistente Micro Estruturado em único Chip após realizar o tratamento lógico fornece em suas saídas um dos doze estados lógicos possíveis. Através dos 12 estados lógicos resultantes o dispositivo permite um código de controle para ser utilizado em processos industriais, como para o sistema de automação efetuar uma ação ou um manipulador robótico baseado em Inteligência artificial tomar uma decisão.